



(12)发明专利申请

(10)申请公布号 CN 108877643 A

(43)申请公布日 2018. 11. 23

(21)申请号 201810775887.X

(22)申请日 2018.07.13

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 韩承佑 商广良

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

G09G 3/32(2016.01)

G09G 3/3208(2016.01)

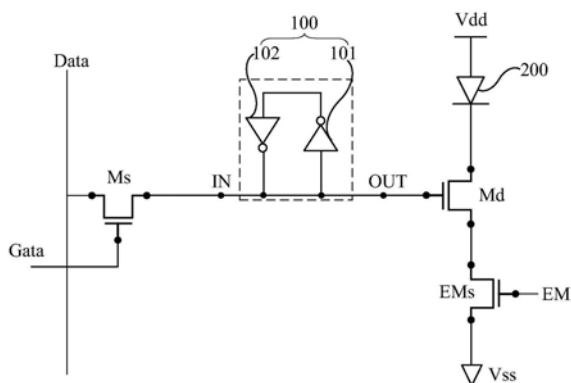
权利要求书1页 说明书6页 附图3页

(54)发明名称

一种像素驱动电路及显示装置、驱动方法

(57)摘要

本发明实施例提供一种像素驱动电路及显示装置、驱动方法,涉及显示技术领域,能够解决现有技术中的像素驱动电路中因电容充电时间较长,而无法满足高扫描频率的驱动方式的弊端;该像素驱动电路包括开关晶体管、静态随机存取存储器、发光二极管、以及与发光二极管连接的驱动晶体管;开关晶体管的栅极与栅线连接,源极与数据线连接,漏极与静态随机存取存储器的输入端连接;静态随机存取存储器的输出端与驱动晶体管的栅极连接。



1. 一种像素驱动电路,其特征在于,包括:开关晶体管、静态随机存取存储器、发光二极管、以及与所述发光二极管连接的驱动晶体管;

所述开关晶体管的栅极与栅线连接,源极与数据线连接,漏极与所述静态随机存取存储器的输入端连接;所述静态随机存取存储器的输出端与所述驱动晶体管的栅极连接。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述静态随机存取存储器包括:第一反相器和第二反相器;

所述第一反相器的输出端与所述第二反相器的输入端连接,所述第二反相器的输出端与所述第一反相器的输入端;

所述第一反相器的输入端与所述静态随机存取存储器的输出端连接,所述第二反相器的输出端与所述静态随机存取存储器的输入端连接。

3. 根据权利要求1所述的像素驱动电路,其特征在于,所述发光二极管为Micro LED。

4. 根据权利要求1-3任一项所述的像素驱动电路,其特征在于,所述驱动晶体管为N型晶体管;

所述发光二极管的阳极与第一电压端连接,阴极与所述驱动晶体管的源极连接。

5. 根据权利要求4所述的像素驱动电路,其特征在于,所述像素驱动电路还包括发光控制晶体管;

所述发光控制晶体管的栅极与发光扫描信号线连接,所述发光控制晶体管的源极与所述驱动晶体管的漏极连接,所述发光控制晶体管的漏极与第二电压端连接。

6. 一种显示装置,其特征在于,所述显示装置包括多个亚像素;每一所述亚像素中设置有如权利要求1-5任一项所述的像素驱动电路。

7. 一种如权利要求6所述的显示装置的驱动方法,其特征在于,所述驱动方法包括:

在一图像帧的时段内,通过向栅线输入扫描信号,以逐行开启亚像素;

在一行亚像素开启的情况下,通过数据线向不同的亚像素分别输入待显示的图像帧中对应的像素数据,以便在一图像帧的时段内对所述待显示的图像帧进行显示。

8. 一种如权利要求6所述的显示装置的驱动方法,其特征在于,所述驱动方法包括:

在一图像帧的时段中的第*i*个子时段内,通过向栅线输入扫描信号,以逐行开启亚像素;其中,所述一图像帧的时段包括:依次设置的*N*个子时段,每一所述子时段划分为:数据写入时段以及位于所述数据写入时段之后的点亮时段;所述第*i*个子时段中的点亮时段的时长为 $\frac{2^{i-1}}{2^N - 1}T$; $1 \leq i \leq N$; $2 \leq N \leq 10$; *i*、*N*为正整数;*T*为一图像帧的时段中*N*个点亮时段的总时长;

在一行亚像素开启的情况下,通过数据线向不同的亚像素分别输入构成待显示的图像帧的*N*个图像子帧中的第*i*图像子帧对应的像素数据,以便在一图像帧的时段内对所述待显示的图像帧进行显示。

9. 根据权利要求8所述的显示装置的驱动方法,其特征在于,

$N=4,6$ 或者8。

10. 根据权利要求8或9所述的显示装置的驱动方法,其特征在于,所述图像帧的显示频率为60Hz。

一种像素驱动电路及显示装置、驱动方法

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素驱动电路及显示装置、驱动方法。

背景技术

[0002] 随着显示技术的不断提高,人们对于显示装置的要求也在不断提高,在各种显示技术中,自发光显示装置,因具有自发光、轻薄、功耗低、高对比度、高色域、可实现柔性显示等优点,已被广泛地应用于包括电脑、手机等电子产品在内的各种电子设备中。

[0003] 现有的自发光显示装置中的自发光单元一般为有机发光二极管 (Organic Light Emitting Diode,简称OLED)、量子点发光二极管 (Quantum Dot Light Emitting Diodes,简称QLED)、微发光二极管 (Micro Light Emitting Diodes,简称Micro LED)等;在实际的显示中,一般通过像素驱动电路来驱动发光单元发光来实现画面的显示。

[0004] 然而,现有的像素驱动电路一般采用3T1C结构(3个薄膜晶体管和1个电容),通过像素驱动电路中电容的充电来实现对像素数据的存储;但是,电容的充电需要较长的时间,从而在针对快速扫描频率的驱动方式时,由于扫描速度较快,现有的像素驱动电路受充电时间的限制,无法满足快速的像素数据输入,进而不能正常的显示。

发明内容

[0005] 本发明的实施例提供一种像素驱动电路及显示装置、驱动方法,能够解决现有技术中的像素驱动电路中因电容充电时间较长,而无法实现高扫描频率的驱动方式的弊端。

[0006] 为达到上述目的,本发明的实施例采用如下技术方案:

[0007] 本发明实施例提供一种像素驱动电路,包括:开关晶体管、静态随机存取存储器、发光二极管、以及与所述发光二极管连接的驱动晶体管;所述开关晶体管的栅极与栅线连接,源极与数据线连接,漏极与所述静态随机存取存储器的输入端连接;所述静态随机存取存储器的输出端与所述驱动晶体管的栅极连接。

[0008] 可选的,所述静态随机存取存储器包括:第一反相器和第二反相器;所述第一反相器的输出端与所述第二反相器的输入端连接,所述第二反相器的输出端与所述第一反相器的输入端;所述第一反相器的输入端与所述静态随机存取存储器的输出端连接,所述第二反相器的输出端与所述静态随机存取存储器的输入端连接。

[0009] 可选的,所述发光二极管为Micro LED。

[0010] 可选的,所述驱动晶体管为N型晶体管;所述发光二极管的阳极与第一电压端连接,阴极与所述驱动晶体管的源极连接。

[0011] 可选的,所述像素驱动电路还包括发光控制晶体管;所述发光控制晶体管的栅极与发光扫描信号线连接,所述发光控制晶体管的源极与所述驱动晶体管的漏极连接,所述发光控制晶体管的漏极与第二电压端连接。

[0012] 本发明实施例另一方面还提供一种显示装置,所述显示装置包括多个亚像素;每一所述亚像素中设置有前述的像素驱动电路。

[0013] 本发明实施例另一方面还提供一种如前述的显示装置的驱动方法,其特征在于,所述驱动方法包括:在一图像帧的时段内,通过向栅线输入扫描信号,以逐行开启亚像素;在一行亚像素开启的情况下,通过数据线向不同的亚像素分别输入待显示的图像帧中对应的像素数据,以便在一图像帧的时段内对所述待显示的图像帧进行显示。

[0014] 本发明实施例另一方面还提供一种如前述的显示装置的驱动方法,其特征在于,所述驱动方法包括:在一图像帧的时段中的第*i*个子时段内,通过向栅线输入扫描信号,以逐行开启亚像素;其中,所述一图像帧的时段包括:依次设置的*N*个子时段,每一所述子时段划分为:数据写入时段以及位于所述数据写入时段之后的点亮时段;所述第*i*个子时段中的

点亮时段的时长为 $\frac{2^{i-1}}{2^N-1}T$; $1 \leq i \leq N$; $2 \leq N \leq 10$; *i*、*N*为正整数;*T*为一图像帧的时段中*N*个

点亮时段的总时长;在一行亚像素开启的情况下,通过数据线向不同的亚像素分别输入构成待显示的图像帧的*N*个图像子帧中的第*i*图像子帧对应的像素数据,以便在一图像帧的时段内对所述待显示的图像帧进行显示。

[0015] 可选的,*N*=4、6或者8。

[0016] 可选的,所述图像帧的显示频率为60Hz。

[0017] 本发明实施例提供一种像素驱动电路及显示装置、驱动方法,该像素驱动电路包括开关晶体管、静态随机存取存储器、发光二极管、以及与发光二极管连接的驱动晶体管;开关晶体管的栅极与栅线连接,源极与数据线连接,漏极与静态随机存取存储器的输入端连接;静态随机存取存储器的输出端与驱动晶体管的栅极连接。

[0018] 相比于现有技术的像素驱动电路中,采用电容对像素数据进行存储,需要较长的充电时间,导致无法满足高扫描频率的驱动方式而言,本发明中采用静态随机存取存储器,对像素数据进行存储,由于静态随机存取存储器具有快速存储的特性,能够快速的对像素数据进行存储,并且静态随机存取存储器只要保证在通电的情况下,存储的数据即可恒常保持,从而使得本发明中的像素驱动电路解决了现有技术中无法满足高扫描频率的驱动方式。

附图说明

[0019] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0020] 图1为本发明实施例提供的一种像素驱动电路的结构示意图;

[0021] 图2为本发明实施例提供的另一种像素驱动电路的结构示意图;

[0022] 图3为本发明实施例提供的一种反相器的结构示意图;

[0023] 图4为本发明实施例提供的一种显示装置的驱动方法的流程示意图;

[0024] 图5为本发明实施例提供的一种显示装置的驱动方法对应的示意图;

[0025] 图6为本发明实施例提供的一种显示装置的驱动方法的流程示意图。

[0026] 附图标记:

[0027] Ms-开关晶体管;Md-驱动晶体管;100-静态随机存取存储器; 101-第一反相器;

102-第二反相器;200-发光二极管;Gata-栅线;Data- 数据线;EMs-发光控制晶体管;EM-发光扫描信号线;Vdd-第一电压端;Vss-第二电压端。

具体实施方式

[0028] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0029] 除非另外定义,本发明实施例中使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明实施例中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。

[0030] 本发明实施例提供一种像素驱动电路,如图1所示,该像素驱动电路包括:开关晶体管Ms、静态随机存取存储器100(英文全称:Static Random-Access Memory,简称:SRAM)、发光二极管200、以及与发光二极管200连接的驱动晶体管Md。

[0031] 其中,开关晶体管Ms的栅极与栅线Gata连接,源极与数据线 Data连接,漏极与SRAM的输入端IN连接;SRAM的输出端OUT 与驱动晶体管Md的栅极连接。

[0032] 当然,该像素驱动电路中还可能包括其他的晶体管,并相应的连接其他的电压端或者信号线等等,本发明对此不作限定,实际中可以根据需要选择具体的电路设置方式。

[0033] 相比于现有技术的像素驱动电路中,采用电容对像素数据进行存储,因需要较长的充电时间,而导致无法满足高扫描频率的驱动方式而言,本发明中采用SRAM对像素数据进行存储,由于SRAM具有快速存储的特性,能够快速的对像素数据进行存储,并且SRAM只要保证在通电的情况下,存储的数据即可恒常保持,从而使得本发明中的像素驱动电路解决了现有技术中无法满足高扫描频率的驱动方式。

[0034] 应当理解到,本发明的像素驱动电路采用SRAM的快速存储特性,解决了现有技术中无法满足高扫描频率的驱动方式的问题,因此本发明中的像素驱动电路可以应用于任何需要采用像素驱动电路来控制发光单元进行自发光显示装置中;也即,上述像素驱动电路中的发光二极管200可以是OLED,也可以是QLED,还可以是Micro LED (也可以称为uLED)。

[0035] 另外,需要说明的是,尤其针对Micro LED而言,由于Micro LED 在低电流下发光效率很低,从而使得现有的Micro LED显示装置,在采用现有技术中的像素驱动电路(电容存储像素数据)通过模拟驱动(例如,PAM驱动)的方式,会造成整个显示装置的发光效率低的问题,因此,对于Micro LED显示装置而言,实际中更倾向于采用数字驱动的方式,但是现有的像素驱动电路又无法满足Micro LED显示装置的对数字驱动的高扫描频率的要求。

[0036] 具体的,以下结合模拟驱动、数字驱动对本发明做进一步的说明。

[0037] 首先,应当理解的是,模拟驱动一般采用脉冲幅度调制(英文全称:Pulse Amplitude Modulation,简称:PAM),采用在一定的时间周期(通常为图像帧周期)内保持驱动信号的脉冲占空比不变,而用不同的脉冲幅度代表不同的图像灰阶等级。

[0038] 相比之下,数字驱动采用子帧驱动(Sub-Frame driving,SFD),将一图像帧分为若干子帧(相当于扫描频率成倍增加),各子帧的点亮时间取决于该子帧所代表的图像数据位权及该位是0还是1,所有子帧的点亮时间的总和决定了图像灰阶;应当理解到,所有子帧的点亮均是固定的电流或电压输出。

[0039] 基于此,对于Micro LED显示装置而言,采用本发明中的像素驱动电路进行数字驱动,由于所有子帧的点亮均是固定的电流或电压输出,避免了Micro LED在低电流下发光效率低的问题,同时满足了对高扫描频率的要求;也即本发明中的像素驱动电路对于Micro LED显示装置的驱动更为适用。

[0040] 以下实施例均是以上述像素驱动电路中的发光二极管为Micro LED为例,对本发明做进一步的说明。

[0041] 具体的,如图2所示,前述的SRAM可以包括:第一反相器101 和第二反相器102。

[0042] 其中,第一反相器101的输出端与第二反相器102的输入端连接,第二反相器102的输出端与第一反相器101的输入端(对于反相器的输入端和输出端具体可以参考图3),第一反相器101的输入端与 SRAM的输出端OUT连接,第二反相器102的输出端与SRAM的输入端IN连接,也即该SRAM采用两个反相器的输入、输出交叉连接的方式,能够将输入的像素数据经过两个反相器的转换后,仍然保持原来的状态,进行存储;示意的,SRAM可以将像素数据中“1”状态,经过两个反相器的转换后,仍然保持“1”状态,并实现了对1 个位元(或者说1比特)的存储。

[0043] 在此基础上,为了保证驱动晶体管Md具有稳定的栅源电压,从而保证发光二极管200稳定的发光,本发明优选的,如图2所示,驱动晶体管Md为N型晶体管;发光二极管200的阳极与第一电压端 Vdd连接,阴极与驱动晶体管Md的源极连接。

[0044] 当然,该驱动晶体管Md也可以为P型晶体管,此时发光二极管 200连接于P型晶体管的源极端的一侧;实际中,驱动晶体管Md一般多采用N型晶体管,阳极与第一电压端Vdd连接,阴极与驱动晶体管Md的源极连接;以下实施例均是以此为例,对本发明做进一步的说明。

[0045] 进一步的,本发明优选的,如图2所示,该像素驱动电路还包括发光控制晶体管EMs;其中,该发光控制晶体管EMs的栅极与发光扫描信号线EM连接,该发光控制晶体管EMs的源极与驱动晶体管 Md的漏极连接,该发光控制晶体管EMs与第二电压端Vss连接。

[0046] 这样一来,通过发光扫描信号线EM来控制发光控制晶体管EMs 的通断,即可实现对发光二极管的发光时长的控制,避免发光二极管误亮,保证发光二极管的稳定发光。

[0047] 本发明实施例还提供一种显示装置,该显示装置包括多个亚像素;每一亚像素中设置有前述的像素驱动电路,具有与前述实施例提供的像素驱动电路相同的结构和有益效果。由于前述实施例已经对像素驱动电路的结构和有益效果进行了详细的描述,此处不再赘述。

[0048] 需要说明的是,显示装置具体至少可以包括OLED显示面板、QLED显示面板、Micro LED显示面板;例如该显示面板可以应用至显示器、电视、数码相框、手机或平板电脑等任何具有显示功能的产品或者部件中。

[0049] 本发明实施例还提供一种对前述显示装置的驱动方法,可以理解的是,该驱动方法(模拟驱动)可以适用于前述的任一种显示装置。

[0050] 具体的,结合图2的像素电路,如图4所示,该驱动方法包括:

[0051] 步骤S101、在一图像帧的时段内,通过向栅线Gata输入扫描信号,以逐行开启亚像素。

[0052] 步骤S102、在一行亚像素开启的情况下,通过数据线Data向不同的亚像素分别输入待显示的图像帧中对应的像素数据,以便在一图像帧的时段内对待显示的图像帧进行显示。

[0053] 由于像素驱动电路中采用SRAM对像素数据进行存储,而SRAM 具有快速存储的特性,能够快速的对像素数据进行存储,并且SRAM 只要保证在通电的情况下,存储的数据即可恒常保持,也即SRAM作为静态锁存(Latch)电路,从而使得本发明中的像素驱动电路解决了现有技术中无法满足高扫描频率的驱动方式。

[0054] 本发明实施例还提供另一种对前述显示装置的驱动方法,该驱动方法(数字驱动)对Micro LED显示装置尤为适用(具体可以参考前述实施例)。

[0055] 具体的,针对该驱动方法而言,参考图5,可以理解的是,对于一图像帧的时段(1Frame)包括:依次设置的N个子时段(Sub Frame,简称SF),每一子时段(SF)划分为:数据写入时段TU以及位于数据写入时段TU之后的点亮时段TL。

[0056] 其中,一图像帧的时段(1Frame)的N个子时段SF中,第i个子时段SF_i中的点亮时段

TL_i的时长为 $\frac{2^{i-1}}{2^N-1}T$; $1 \leq i \leq N$; $2 \leq N \leq 10$; i、N为正整数;T为一图像帧的时段中N个点亮时段TL的总时长,也即,一图像帧的时段减去N个数据写入时段TU的时长。

[0057] 在此情况下,待显示的图像帧分成N个图像子帧,并且,N个图像子帧与N个子时段之间存在一一对应的关系(也即像素数据的对应关系),例如,N个图像子帧中的第i图像子帧必然是与第i个子时段对应的;在实际的显示时,虽然是N个不同的图像子帧,但是对于人眼(人眼对于显示频率超过45Hz的图像是无法分辨的)而言,所看到为:N个不同的图像子帧叠加后的一个图像帧的显示效果。

[0058] 示例的,以N=4为例,参考图5,对上述数字驱动做具体的说明。

[0059] 如图5所示,一图像帧的时段(1Frame)包括4个子时段(SF1、SF2、SF3、SF4),4个子时段(SF1、SF2、SF3、SF4)的点亮时段(TL1、TL2、TL3、TL4)的时长分别为

$\frac{1}{15}T$ 、 $\frac{2}{15}T$ 、 $\frac{4}{15}T$ 、 $\frac{8}{15}T$,也即4个子时段(SF1、SF2、SF3、SF4)的点亮时段的时长比为:

1:2:4:8。

[0060] 并且,待显示的图像帧(也即图5中的初始图像)分成与4个子时段(SF1、SF2、SF3、SF4)分别对应的4个图像子帧,从而在一图像帧的时段(1Frame)内将4个不同的图像子帧进行叠加显示,进而使得人眼看到一个图像帧(初始图像)的显示效果。

[0061] 需要说明的是,第一,上述一图像帧的时段(1Frame)一般优选的,设置为16ms(也即,1/60s,对应60Hz的显示频率),但本发明并不限制于此,实际中可以根据需要选择设置;例如,可以采用120Hz的显示频率对应的时段。

[0062] 第二,上述N的取值,一般优选的为4、6或者8,但并不限制于此。例如,当N=4时,该显示装置可以显示16灰阶的图像(也即4096色($(2^4)^3$);当N=6时,该显示装置可以显示64灰阶的图像(也即26万色($(2^6)^3$);当N=8时,该显示装置可以显示256灰阶的图像(也即16.7

兆色 ($(2^8)^3$)。

[0063] 第三,本发明中对于一图像帧的时段 (1Frame) 内的多个不同的子时段SF的排列顺序不作具体限定;例如,可以如图5中示出的按照SF1、SF2、SF3、SF4依次排序,也可以是SF2、SF3、SF4、SF1 依次排序,本发明对此不作限定,只要设定在一图像帧的时段 (1Frame) 内,将多个不同的子时段依次驱动即可。

[0064] 基于此,如图6所示,该驱动方法包括:

[0065] 步骤S201、在一图像帧的时段 (1Frame) 中的第i个子时段SF_i 内,通过向栅线Gata输入扫描信号,以逐行开启亚像素。

[0066] 步骤S202、在一行亚像素开启的情况下,通过数据线Data向不同的亚像素分别输入构成待显示的图像帧的N个图像子帧中的第i 图像子帧对应的像素数据,以便在一图像帧的时段 (1Frame) 内对待显示的图像帧进行显示。

[0067] 以下以N=4时,参考图5,对本发明的灰阶显示做进一步的说明。

[0068] 首先,可以理解的是,在N=4时,该显示装置可以显示16灰阶的图像 (也即4096色)。

[0069] 并且,在该驱动方法下,尽管每个子时段中点亮的电流为固定电流 (也即发光二极管具有固定的实际亮度),但是实际的灰阶取决于点亮的时长,也就是说,是根据点亮时段的时长来表示灰阶,也即在一图像帧的时段 (1Frame) 通过控制各子时段SF是否点亮来控制灰阶。

[0070] 具体的,参考图5,4个子时段 (SF1、SF2、SF3、SF4) 的点亮时段 (TL1、TL2、TL3、TL4) 的时长 ($\frac{1}{15}T$ 、 $\frac{2}{15}T$ 、 $\frac{4}{15}T$ 、 $\frac{8}{15}T$) 不同;以一个像素点的像素数据为例,假设该像素数据为4比特数据,例如,可以为1001 (也即数据线输入的像素数据为1001),在此情况下,子时段SF1对应“1”为点亮状态,SF4对应“1”为点亮状态,子时段SF2和子时段SF3对应“0”为非点亮状态,此时点亮的总时长为 $\frac{1}{15}T + \frac{8}{15}T$,也即表现为灰阶9 (Level 9) 的亮度。

[0071] 当然,对于像素驱动电路本身而言 (参考图2),可以理解的是,对于每个子时段 (SF1、SF2、SF3、SF4),必然有,栅线Gata输入扫描信号时,开关晶体管Ms开启。

[0072] 然而,在像素数据中对于某一子时段 (例如前述的SF2、SF3) 的数据为“0”时,驱动晶体管Md为关闭状态;对于某一子时段 (例如前述的SF1、SF4) 的数据为“1”时,驱动晶体管Md开启,并结合发光控制晶体管EMs控制,从而实现在该阶段的正常发光,进而实现目标灰阶的显示。

[0073] 本领域普通技术人员可以理解:实现上述方法实施例的全部或部分步骤可以通过程序指令相关的硬件来完成,前述的程序可以存储于一计算机可读取存储介质中,该程序在执行时,执行包括上述方法实施例的步骤;而前述的存储介质包括:ROM、RAM、磁碟或者光盘等各种可以存储程序代码的介质。

[0074] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

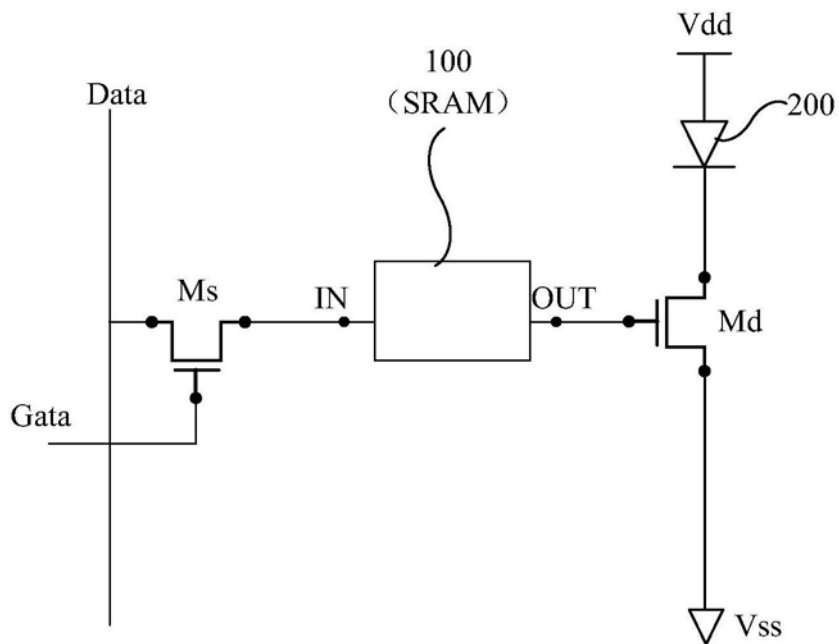


图1

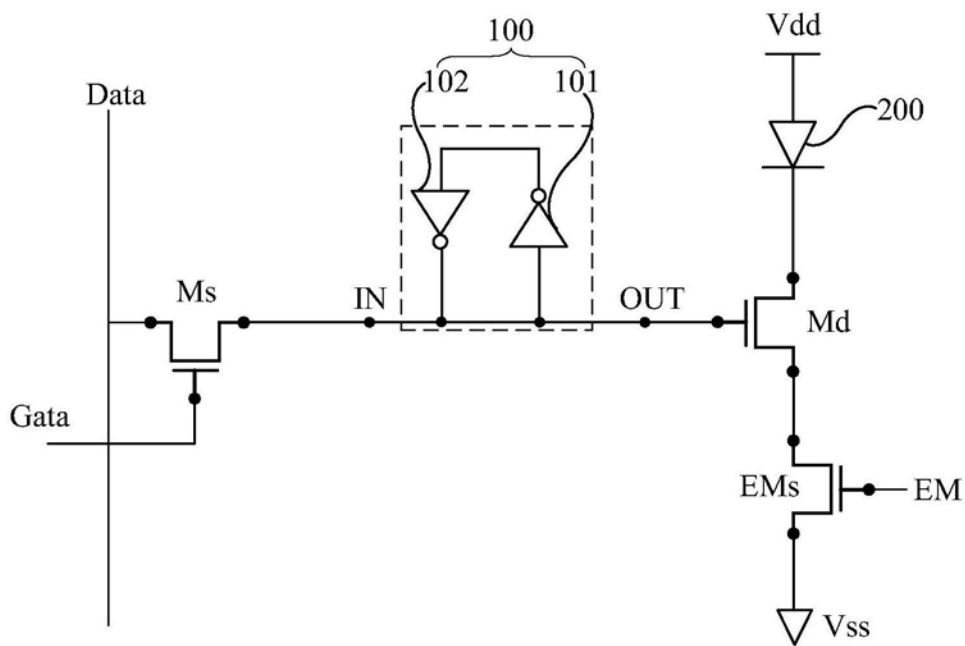


图2

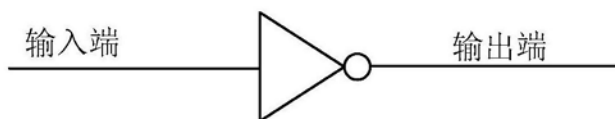


图3

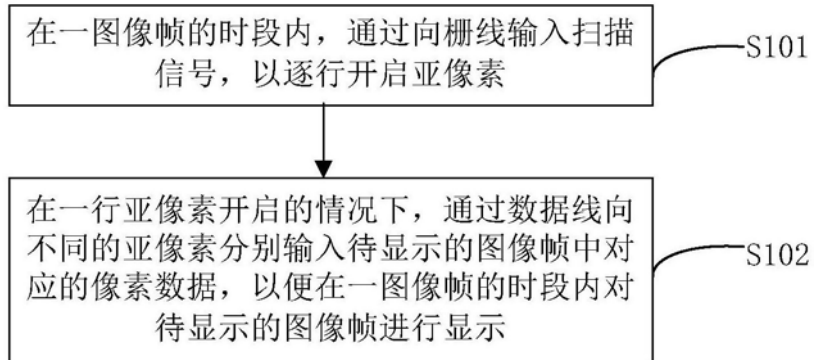


图4

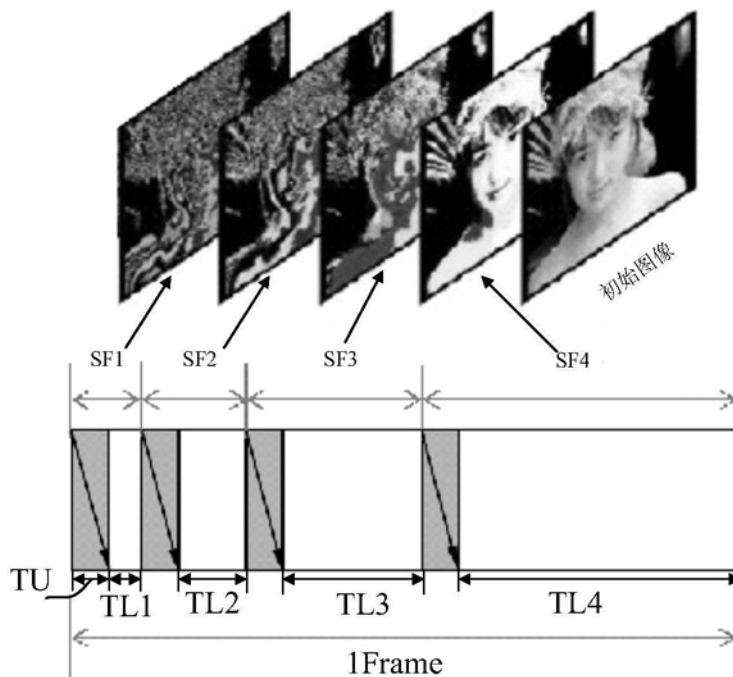


图5

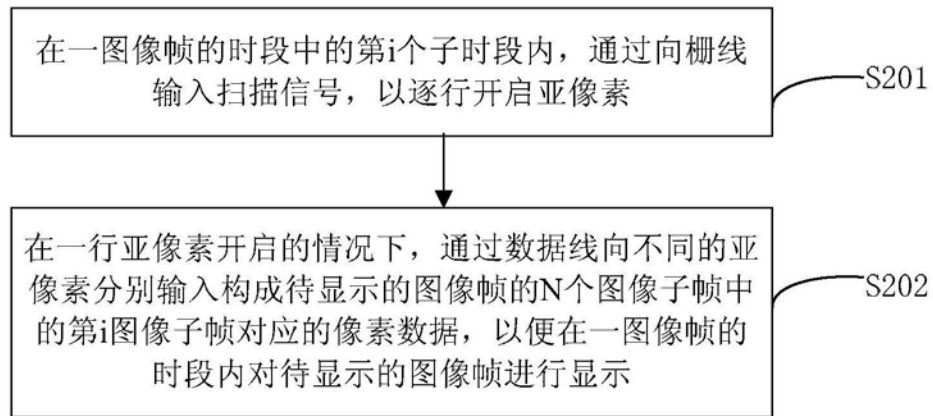


图6

专利名称(译)	一种像素驱动电路及显示装置、驱动方法		
公开(公告)号	CN108877643A	公开(公告)日	2018-11-23
申请号	CN201810775887.X	申请日	2018-07-13
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	韩承佑 商广良		
发明人	韩承佑 商广良		
IPC分类号	G09G3/32 G09G3/3208		
CPC分类号	G09G3/32 G09G3/3208		
代理人(译)	申健		
其他公开文献	CN108877643B		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供一种像素驱动电路及显示装置、驱动方法，涉及显示技术领域，能够解决现有技术中的像素驱动电路中因电容充电时间较长，而无法满足高扫描频率的驱动方式的弊端；该像素驱动电路包括开关晶体管、静态随机存取存储器、发光二极管、以及与发光二极管连接的驱动晶体管；开关晶体管的栅极与栅线连接，源极与数据线连接，漏极与静态随机存取存储器的输入端连接；静态随机存取存储器的输出端与驱动晶体管的栅极连接。

